

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-337653

(43)Date of publication of application : 07.12.2001

(51)Int.Cl.

G09G 3/36

G02F 1/133

G09G 3/20

(21)Application number : 2000-154693

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 25.05.2000

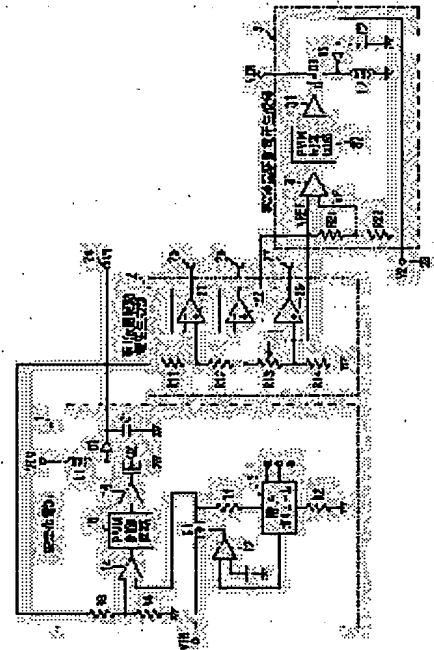
(72)Inventor : YAMADA ATSUSHI

(54) DRIVE POWER SUPPLY FOR LIQUID CRYSTAL

(57)Abstract:

PROBLEM TO BE SOLVED: To make life of a liquid crystal display device longer by preventing its degradation through adjusting an absolute value of a positive and negative voltage ratio necessary to drive the liquid crystal display device equal to 1.

SOLUTION: The positive mean voltage VM is generated as a reference voltage at the output terminal 26 in a first liquid crystal drive voltage generation portion 2. The positive low voltage VH is generated referring the mean voltage VM as a standard at a output terminal 25 between output terminal 26 and the output terminal 24. The negative low voltage VL is generated at the output terminal 27 between output terminal 26 and a negative power supply voltage terminal. A second liquid crystal drive voltage generation portion 3 detects a part of the negative high voltage V2 generated by itself, compares this detected voltage with the designated comparative voltage VREF set with the mean voltage VM as a standard and controls the negative high voltage generated in accordance with a result of the comparison.



LEGAL STATUS

[Date of request for examination]

23.10.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The drive power source for liquid crystal which is a drive power source for liquid crystal which generates the electrical potential difference of the positive/negative for the driver drive of a liquid crystal display, and is characterized by having the 1st electrical-potential-difference generation means which divides said generated forward electrical potential difference by resistance, and generates intermediate voltage, and the 2nd electrical-potential-difference generation means which generates said negative electrical potential difference based on said intermediate voltage.

[Claim 2] By dividing said forward high voltage which is the drive power source for liquid crystal which generates the high voltage and the low battery of positive/negative of the positive/negative for the driver drive of a liquid crystal display, respectively, and was generated by two or more resistance The drive power source for liquid crystal characterized by having intermediate voltage, the 1st electrical-potential-difference generation means which generates the low battery of said positive/negative on the basis of the intermediate voltage, respectively, and the 2nd electrical-potential-difference generation means which generates said negative high voltage based on said intermediate voltage.

[Claim 3] An electrical-potential-difference generation means by which said 2nd electrical-potential-difference generation means generates said negative high voltage on the basis of said intermediate voltage, A detection means to detect said a part of generated high voltage, and the control means which controls the generation electrical potential difference of said electrical-potential-difference generation means according to the comparison result as compared with the predetermined comparison electrical potential difference set up on the basis of said intermediate voltage in said detection electrical potential difference, since — the drive power source for liquid crystal according to claim 1 or 2 characterized by making it constitute.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the drive power source for liquid crystal which generates the high voltage and the low battery of positive/negative of positive/negative required for the driver drive of a liquid crystal display, respectively.

[0002]

[Description of the Prior Art] Conventionally, with this kind of drive power source for liquid crystal, $\pm 2V$ of a low battery are needed as an electrical potential difference when turning off $\pm 30V$ of the high voltage, and a pixel as an electrical potential difference when turning ON the pixel of a liquid crystal display.

[0003] For this reason, with the conventional drive power source for liquid crystal, the electrical potential difference of positive/negative was needed, $+30V$ which are an electrical potential difference by the side of forward, and $+2V$ were generated on the basis of $0V$, and on the other hand, $-30V$ which are the electrical potential difference of a negative side, and $-2V$ were generating the electrical potential difference of positive/negative according to the individual as it generated on the basis of $0V$.

[0004]

[Problem(s) to be Solved by the Invention] However, with the conventional drive power source for liquid crystal, since the electrical potential difference of positive/negative was generated according to the individual on the basis of $0V$ as mentioned above, there is a case so that the electrical-potential-difference values of a forward electrical potential difference and a negative electrical potential difference may differ. In such a case, the absolute value of the ratio of a forward electrical potential difference and a negative electrical potential difference is not set to 1, but direct current voltage will be impressed to liquid crystal, liquid crystal is degraded, and there is un-arranging [of shortening the life of a liquid crystal display].

[0005] Then, the purpose of this invention is to offer the drive power source for liquid crystal which it is made for the absolute value of the ratio of the electrical potential difference of positive/negative required for the drive of a liquid crystal display to be set to 1, prevents degradation of liquid crystal, and enabled it to attain protraction of the life of a liquid crystal display.

[0006]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem and to attain the purpose of this invention, invention according to claim 1 to 3 was constituted as follows.

[0007] That is, invention according to claim 1 is a drive power source for liquid crystal which generates the electrical potential difference of the positive/negative for the driver drive of a liquid crystal display, and is characterized by having the 1st electrical-potential-difference generation means which divides said generated forward electrical potential difference by resistance, and generates intermediate voltage, and the 2nd electrical-potential-difference generation means which generates said negative electrical potential difference based on said intermediate voltage.

[0008] Moreover, by dividing said forward high voltage which invention according to claim 2 is a drive power source for liquid crystal which generates the high voltage and the low battery of positive/negative of the positive/negative for the driver drive of a liquid crystal display, respectively, and was generated by two or more resistance It is characterized by having intermediate voltage, the 1st electrical-potential-difference generation means which generates the low battery of said positive/negative on the basis of the intermediate voltage, respectively, and the 2nd electrical-potential-difference generation means which generates said negative high voltage based on said intermediate voltage.

[0009] Invention according to claim 3 is set to the drive power source for liquid crystal according to claim 1 or 2. Said 2nd electrical-potential-difference generation means An electrical-potential-difference generation means to generate said negative high voltage on the basis of said intermediate voltage, and a detection means to detect said a part of generated high voltage, the control means which controls the generation electrical potential difference of said electrical-potential-difference generation means according to the comparison result as compared with the predetermined comparison electrical potential difference set up on the basis of said intermediate voltage in said detection electrical potential

difference — since — it is characterized by making it constitute.

[0010] Thus, in this invention, while generating the forward high voltage, for example on the basis of common potential (0V) and generating intermediate voltage and the low battery of positive/negative from the forward high voltage, the negative high voltage was generated on the basis of the intermediate voltage.

[0011] While generating the negative high voltage on the basis of intermediate voltage, a part of that generated high voltage is detected, and that negative high voltage generated was still more specifically controlled according to that comparison result as compared with the predetermined comparison electrical potential difference set up on the basis of intermediate voltage in this detection electrical potential difference.

[0012] For this reason, in this invention, when a forward electrical potential difference is changed, for example, a negative electrical potential difference can follow in footsteps of that fluctuation, and can set the absolute value of the ratio of the electrical potential difference of positive/negative to 1 irrespective of that fluctuation. Consequently, it can prevent that direct current voltage is impressed to liquid crystal, and reinforcement of a liquid crystal display can be attained.

[0013]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained with reference to a drawing.

[0014] Drawing 1 is the circuit diagram showing the example of a configuration of the circuit of the operation gestalt of the drive power source for liquid crystal of this invention.

[0015] Since a liquid crystal display (not shown) is driven, the drive power source for liquid crystal concerning this operation gestalt generates the high voltages V1 and V2 of the below-mentioned positive/negative, and the low batteries VH and VL of positive/negative, respectively.

[0016] For this reason, with this operation gestalt, as shown in drawing 1, based on the output voltage V1 of the regulated power supply 1 which generates the desired output voltage V1 (forward high voltage), and this regulated power supply 1, it has at least the 1st liquid crystal driver voltage generation section 2 which generates the low batteries VH and VL of positive/negative, respectively, and the 2nd liquid crystal driver voltage generation section 3 which generates the above-mentioned negative high voltage V2.

[0017] As shown in drawing 1, a regulated power supply 1 has the chopper type switching power supply of the pressure-up mold which consists of the NMOS transistor Q2 as a switching device, a reactor L1, diode D1, a capacitor C1, etc., changes the resistance welding time of a transistor Q2 by PWM (Pulse Density Modulation) control, and obtains the desired output voltage V1.

[0018] If it furthermore explains in full detail, as this regulated power supply 1 is shown in drawing 1, the direct current voltage VIN of DC power supply (not shown) will be supplied to one input terminal of the error amplifier 14 through the PMOS transistor Q1. The partial pressure of the output voltage of MOS transistor Q1 is carried out by resistance R1, the electronic volume 13, and resistance R2. The electronic volume 13 adjusts the output voltage which a regulated power supply 1 outputs, in order to adjust the contrast of the liquid crystal display which is not illustrated. The electrical potential difference on which reference voltage was inputted into the input terminal of one of these, and the operational amplifier 12 returned from the electronic volume 13 to the input terminal of the another side is inputted, and the output signal is supplied to the gate of the PMOS transistor Q1.

[0019] The electrical potential difference which pressured partially the forward high voltage V1 by resistance R3 and resistance R4 is inputted into the input terminal of another side of the error amplifier 14. The output signal of the error amplifier 14 is inputted into the PWM control circuit 15. While the PWM control circuit 15 outputs a pulse, the width of face of the pulse outputted changes according to the output of the error amplifier 14. The output of the PWM control circuit 15 is amplified by the driver 16, is supplied to the gate of the NMOS transistor Q2, and performs on-off control of the NMOS transistor Q2.

[0020] Direct current voltage V_{IN} is supplied to the drain of the NMOS transistor Q2 through a reactor L1, and the source is connected to it in the gland. The drain of the NMOS transistor Q2 is connected to the output terminal 24 through diode D1. The capacitor C1 is connected between the output terminal 24 and the gland.

[0021] Next, as shown in drawing 1, the 1st liquid crystal driver voltage generation section 2 divides the output voltage V1 of a regulated power supply 1 by resistance R11–R14, and takes out this division electrical potential difference from output terminals 25–27. That is, to an output terminal 26, the forward intermediate voltage VM made into reference voltage is generated, the forward low battery VH on the basis of the intermediate voltage VM is generated to the output terminal 25 between an output terminal 26 and an output terminal 24, and the negative low battery VL on the basis of intermediate voltage VM is generated to the output terminal 27 between an output terminal 26 and a negative supply voltage terminal (not shown). If the relation of each of these electrical potential differences is illustrated, it will become like drawing 2.

[0022] If it furthermore explains in full detail, as this 1st liquid crystal driver voltage generation section 2 is shown in drawing 1, resistance R11–R14 is connected to the serial between the output terminal 25 and the gland. And the common connection of resistance R11 and resistance R12 is connected to an output terminal 25 through a voltage follower 21, the common connection of resistance R12 and resistance R13 is connected to an output terminal 26 through a voltage follower 22, and the common connection of resistance R13 and resistance R14 is connected to the output terminal 27 through the voltage follower 23.

[0023] Next, as shown in drawing 1, the 2nd liquid crystal driver voltage generation section 3 consists of chopper type switching power supply of a polarity-reversals pressure-up mold, changes the resistance welding time of a power transistor Q3 by PWM control, and obtains the desired negative output voltage V2. When it furthermore explains in full detail, this 2nd liquid crystal driver voltage generation section 3 As shown in drawing 2, while generating the negative high voltage V2 on the basis of the above-mentioned intermediate voltage VM So that the negative high voltage V2 may follow in footsteps of the fluctuation and can control, when the output voltage V1 of a regulated power supply V1 is changed A part of self output voltage V2 is returned by resistance R21 and R22, and the error amplifier 31 compares the comparison electrical potential difference VREF set to criteria in this feedback electrical potential difference Vf and intermediate voltage VM.

[0024] That is, one input terminal of the error amplifier 31 is connected with the center tap of resistance R13 or resistance R14, the reference voltage VREF on the basis of intermediate voltage VM is inputted, the input terminal of the another side is connected to the common connection of the resistance R21 by which series connection is carried out among output terminals 26 and 28, and resistance R22, and the above-mentioned feedback electrical potential difference Vf is inputted. The series connection of resistance R21 and the resistance R22 is carried out between the outputs of another voltage follower (not shown) and output terminals 28 which are connected with the common connection of resistance R12 and resistance R13 else [in case a series connection is carried out among output terminals 26 and 28 as mentioned above], and they can detect now a part of negative high voltage V2.

[0025] The output signal of the error amplifier 31 is inputted into the PWM control circuit 32. While the PWM control circuit 32 outputs a predetermined pulse, the width of face of the pulse outputted changes according to the output of the error amplifier 31. The output of the PWM control circuit 32 is amplified by the driver 33, is supplied to the gate of the PMOS transistor Q3, and performs on-off control of the PMOS transistor Q3.

[0026] Direct current voltage V_{IN} is supplied to the source of the PMOS transistor Q3, and the drain is connected to it through the reactor L2 in the gland. The drain of the PMOS transistor Q3 is connected to the cathode of diode D2, and the anode of the diode D2 is connected to the output terminal 28. The capacitor C2 is connected between the output terminal 28 and the gland.

[0027] Next, an example of actuation of the operation gestalt of this invention constituted in this way is explained with reference to a drawing.

[0028] First, in a regulated power supply 1, as compared with reference voltage, the output signal corresponding [the operational amplifier 12] to that comparison result is outputted, and this output signal is supplied to the gate of the PMOS transistor Q1 in the electrical potential difference from the electronic volume 13. Since flow resistance of the PMOS transistor Q1 changes by this, the input voltage of the error amplifier 14 changes. Therefore, if the resistance of the electronic volume 13 changes for change of the contrast of a liquid crystal display, the input voltage of the error amplifier 14 will change according to this.

[0029] The error amplifier 14 compares the reference voltage inputted with the electrical potential difference by which a partial pressure is carried out by resistance R3 and R4, and outputs the output signal according to the comparison result to the PWM control circuit 15. The PWM control circuit 15 changes the pulse width of the pulse according to the output signal while outputting the self pulse to generate to a driver 16. The NMOS transistor Q2 carries out on-off control of the driver 16 by the pulse, and, thereby, pressure-up actuation is performed.

[0030] That is, when the NMOS transistor Q2 is turned on, a current flows from the DC power supply which are not illustrated to a reactor L1, and it is a reactor L1. Energy is accumulated. Next, if the NMOS transistor Q2 is turned off, since, as for the energy accumulated in the reactor L1, a capacitor C1 is charged via diode D1, the desired forward output voltage V1 will be obtained by the output terminal 24.

[0031] Next, in the 1st liquid crystal driver voltage generation section 2, the output voltage V1 of a regulated power supply 1 is divided by resistance R11-R14, and this division electrical potential difference is taken out from output terminals 25-27. That is, as shown in drawing 2, the intermediate voltage VM used as reference voltage (for example, 2.5V) is generated by the output terminal 26, the forward low battery VH (for example, 4.5V) on the basis of the intermediate voltage VM is generated by the output terminal 25 between an output terminal 26 and an output terminal 24, and the negative low battery VL on the basis of the intermediate voltage VM (for example, 0.5V) is generated to the output terminal 27 between an output terminal 26 and a negative supply voltage terminal.

[0032] Next, in the 2nd liquid crystal driver voltage generation section 3, a part of negative high voltage V2 obtained between an output terminal 26 and an output terminal 28 is detected as a feedback electrical potential difference Vf. The error amplifier 31 outputs the output signal according to the comparison result to the PWM control circuit 32 as compared with the predetermined comparison electrical potential difference VREF set up on the basis of the above-mentioned intermediate voltage VM in the detection feedback electrical potential difference Vf. The PWM control circuit 32 changes the pulse width of the pulse according to the output signal while outputting the self pulse to generate to a driver 33. On-off control of the PMOS transistor Q3 is carried out by the pulse, and, thereby, as for a driver 33, polarity-reversals pressure-up actuation is performed.

[0033] That is, if the PMOS transistor Q3 is turned on, a current will flow from the DC power supply which are not illustrated to a reactor L2, and energy will be accumulated in a reactor L2. Next, since the energy accumulated in the reactor L2 since a reactor L2, a capacitor C2, and diode D2 formed the closed circuit when the PMOS transistor Q3 was turned off charges a capacitor C2, the negative high voltage V2 (for example, -30 on the basis of intermediate voltage VM V) as the desired negative high voltage V2 obtained by the output terminal 28, consequently shown in drawing 2 R> 2 is obtained.

[0034] By such actuation, with this operation gestalt, the absolute value of the ratio of the forward high voltage V1 and the negative high voltage V2 is set to 1, and the absolute value of the ratio of the forward low battery VH and the negative constant voltage VL is set to 1.

[0035] By the way, in the 1st liquid crystal driver voltage generation section 2, if the output voltage V1 of a regulated power supply 1 declines, since intermediate voltage VM will fall in connection with this, while the low batteries VH and VL of positive/negative become small, the reference voltage VREF of the

error amplifier 31 becomes small relatively. Consequently, the error amplifier 31 outputs an output signal which shortens pulse width of the output pulse of the PWM control circuit 32. For this reason, since the flow time amount of the PMOS transistor Q3 becomes short, the output voltage of the 2nd liquid crystal driver voltage generation section 3 becomes small, and the negative high voltage V2 becomes small.

[0036] If the output voltage V1 of a regulated power supply 1 rises, since intermediate voltage VM will rise in connection with this, while the low batteries VH and VL of positive/negative become large on the other hand, the reference voltage VREF of the error amplifier 31 becomes large relatively. Consequently, the error amplifier 31 outputs an output signal which lengthens pulse width of the output pulse of the PWM control circuit 32. For this reason, since the flow time amount of the PMOS transistor Q3 becomes long, the output voltage of the 2nd liquid crystal driver voltage generation section 3 becomes large, and the negative high voltage V2 becomes large.

[0037] As explained above, even if it changes the low batteries VH and VL and intermediate voltage VM of positive/negative, with the operation gestalt of this invention, the negative high voltage V2 can be followed in footsteps of these fluctuation by fluctuation of the output voltage V1 (forward high voltage V1) of a regulated power supply 1. For this reason, the absolute value of the ratio of the high voltages V1 and V2 of positive/negative is made to 1 irrespective of fluctuation of the forward high voltage V1 or the forward low battery VH. consequently, direct current voltage is impressed to liquid crystal — thing prevention can be carried out and reinforcement of a liquid crystal display can be attained.

[0038]

[Effect of the Invention] As explained above, while generating the forward high voltage, for example on the basis of common potential (0V) and generating intermediate voltage and the low battery of positive/negative from the forward high voltage, by this invention, the negative high voltage was generated on the basis of the intermediate voltage.

[0039] While generating the negative high voltage on the basis of intermediate voltage, a part of that generated high voltage is detected, and that negative high voltage generated was still more specifically controlled according to that comparison result as compared with the predetermined comparison electrical potential difference set up on the basis of intermediate voltage in this detection electrical potential difference.

[0040] for this reason, since according to this invention a negative electrical potential difference can follow in footsteps of that fluctuation and can set the absolute value of the ratio of the electrical potential difference of positive/negative to 1 irrespective of that fluctuation when a forward electrical potential difference is changed, for example, direct current voltage is impressed to liquid crystal — thing prevention can be carried out and reinforcement of a liquid crystal display can be attained.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the circuit diagram showing the example of a configuration of the operation gestalt of the drive power source for liquid crystal of this invention.

[Drawing 2] It is an explanatory view explaining the relation of the output voltage of the operation gestalt.

[Description of Notations]

R11-R14 Resistance

Q3 PMOS transistor

L2 Reactor

D2 Diode

C2 Capacitor

R11, R12 Resistance

1 Regulated Power Supply

2 1st Liquid Crystal Driver Voltage Generation Section (1st Electrical-Potential-Difference Generation Means)

3 2nd Liquid Crystal Driver Voltage Generation Section (2nd Electrical-Potential-Difference Generation Means)

24-28 Output terminal

31 Comparator

32 PWM Control Circuit

33 TORAIBA

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-337653

(P2001-337653A)

(43) 公開日 平成13年12月7日 (2001. 12. 7)

(51) Int.Cl. ⁷	識別記号	F I	チーマート* (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 2 0	G 0 2 F 1/133	5 2 0 5 C 0 0 6
G 0 9 G 3/20	6 1 2	G 0 9 G 3/20	J 5 C 0 8 0
			6 1 2 E

審査請求 未請求 請求項の数 3 O L (全 5 頁)

(21) 出願番号 特願2000-154693 (P2000-154693)

(22) 出願日 平成12年5月25日 (2000. 5. 25)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 山田 敦史

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 100095728

弁理士 上柳 雅彦 (外1名)

Fターム(参考) 2H093 NC04 NC58 ND35

5C006 AC26 AF64 BF25 BF34 BF36

BF37 BF43 BF44 BF46 EA03

FA33

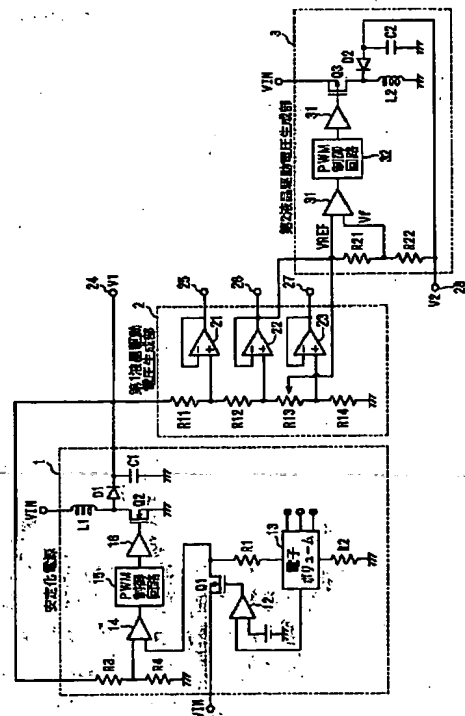
5C080 AA10 DD18 FF02 JJ03 KK02

(54) 【発明の名称】 液晶用駆動電源

(57) 【要約】

【課題】 液晶表示器の駆動に必要な正負の電圧の比率の絶対値が1になるようにし、液晶の劣化を防止して液晶表示器の寿命の長期化を図ること。

【解決手段】 第1液晶駆動電圧生成部2では、その出力端子26には基準電圧となる正の中間電圧VMが生成する。出力端子26と出力端子24との間の出力端子25には、その中間電圧VMを基準とする正の低電圧VHを生成する。出力端子26と負の電源電圧端子との間の出力端子27には、負の低電圧VLを生成する。第2液晶駆動電圧生成部3は、自己の生成する負の高電圧V2の一部を検出し、この検出電圧を中間電圧VMを基準に設定される所定の比較電圧VREFと比較し、その比較結果に応じてその生成される負の高電圧を制御するようにした。



(2)

【特許請求の範囲】

【請求項1】 液晶表示器のドライバ駆動用の正負の電圧を生成する液晶用駆動電源であって、生成された前記正の電圧を抵抗で分割して中間電圧を生成する第1の電圧生成手段と、前記中間電圧に基づいて前記負の電圧を生成する第2の電圧生成手段と、を備えたことを特徴とする液晶用駆動電源。

【請求項2】 液晶表示器のドライバ駆動用の正負の高電圧と、その正負の低電圧とをそれぞれ生成する液晶用駆動電源であって、生成された前記正の高電圧を複数の抵抗で分割することにより、中間電圧と、その中間電圧を基準に前記正負の低電圧とをそれぞれ生成する第1の電圧生成手段と、前記中間電圧に基づいて前記負の高電圧を生成する第2の電圧生成手段と、を備えたことを特徴とする液晶用駆動電源。

【請求項3】 前記第2の電圧生成手段は、前記中間電圧を基準に前記負の高電圧を生成する電圧生成手段と、前記生成された高電圧の一部を検出する検出手段と、前記検出電圧を前記中間電圧を基準に設定される所定の比較電圧と比較し、その比較結果に応じて前記電圧生成手段の生成電圧を制御する制御手段と、から構成するようにしたことを特徴とする請求項1または請求項2に記載の液晶用駆動電源。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、液晶表示器のドライバ駆動に必要な正負の高電圧と、その正負の低電圧とをそれぞれ生成する液晶用駆動電源に関する。

【0002】

【従来の技術】 従来、この種の液晶用駆動電源では、液晶表示器の画素をオンにするときの電圧として例えば高電圧の $\pm 3.0\text{V}$ 、画素をオフするときの電圧として例えば低電圧の $\pm 2\text{V}$ を必要とする。

【0003】 このため、従来の液晶用駆動電源では正負の電圧が必要となり、正側の電圧である $+3.0\text{V}$ と $+2\text{V}$ は 0V を基準に生成し、一方、負側の電圧である -3.0V と -2V は 0V を基準に生成するというように、正負の電圧を個別に生成していた。

【0004】

【発明が解決しようとする課題】 しかし、従来の液晶用駆動電源では、上記のように正負の電圧を 0V を基準に個別に生成していたので、正電圧と負電圧との電圧値が異なるような場合がある。このような場合には、正電圧と負電圧の比率の絶対値が1にならず、液晶に直流電圧が印加されることになって液晶を劣化させ、液晶表示器の寿命を短くするという不都合がある。

【0005】 そこで、本発明の目的は、液晶表示器の駆

2

動に必要な正負の電圧の比率の絶対値が1になるようにし、液晶の劣化を防止して液晶表示器の寿命の長期化が図れるようにした液晶用駆動電源を提供することにある。

【0006】

【課題を解決するための手段】 上記課題を解決し、本発明の目的を達成するために、請求項1～請求項3に記載の発明は以下のように構成した。

【0007】 すなわち、請求項1に記載の発明は、液晶表示器のドライバ駆動用の正負の電圧を生成する液晶用駆動電源であって、生成された前記正の電圧を抵抗で分割して中間電圧を生成する第1の電圧生成手段と、前記中間電圧に基づいて前記負の電圧を生成する第2の電圧生成手段と、を備えたことを特徴とするものである。

【0008】 また、請求項2に記載の発明は、液晶表示器のドライバ駆動用の正負の高電圧と、その正負の低電圧とをそれぞれ生成する液晶用駆動電源であって、生成された前記正の高電圧を複数の抵抗で分割することにより、中間電圧と、その中間電圧を基準に前記正負の低電圧とをそれぞれ生成する第1の電圧生成手段と、前記中間電圧に基づいて前記負の高電圧を生成する第2の電圧生成手段と、を備えたことを特徴とするものである。

【0009】 請求項3に記載の発明は、請求項1または請求項2に記載の液晶用駆動電源において、前記第2の電圧生成手段は、前記中間電圧を基準に前記負の高電圧を生成する電圧生成手段と、前記生成された高電圧の一部を検出する検出手段と、前記検出電圧を前記中間電圧を基準に設定される所定の比較電圧と比較し、その比較結果に応じて前記電圧生成手段の生成電圧を制御する制御手段と、から構成するようにしたことを特徴とするものである。

【0010】 このように本発明では、例えばコモン電位(0V)を基準に正の高電圧を生成し、その正の高電圧から中間電圧や正負の低電圧を生成するとともに、その中間電圧を基準に負の高電圧を生成するようにした。

【0011】 さらに具体的には、中間電圧を基準に負の高電圧を生成する一方、その生成された高電圧の一部を検出し、この検出電圧を中間電圧を基準に設定される所定の比較電圧と比較し、その比較結果に応じてその生成される負の高電圧を制御するようにした。

【0012】 このため、本発明では、例えば正の電圧が変動した場合に負の電圧がその変動に追従することができ、その変動にかかわらず正負の電圧の比率の絶対値を1にすることができる。この結果、液晶に直流電圧が印加されるのを防止でき、液晶表示器の長寿命化が図れる。

【0013】

【発明の実施の形態】 以下、本発明の実施形態について図面を参照して説明する。

【0014】 図1は、本発明の液晶用駆動電源の実施形

(3)

3

態の回路の構成例を示す回路図である。

【0015】この実施形態にかかる液晶用駆動電源は、液晶表示器（図示せず）を駆動するために、後述の正負の高電圧 V_1 、 V_2 と正負の低電圧 V_H 、 V_L とをそれぞれ生成するものである。

【0016】このために、この実施形態では、図1に示すように、所望の出力電圧 V_1 （正の高電圧）を生成する安定化電源1と、この安定化電源1の出力電圧 V_1 に基づき、正負の低電圧 V_H 、 V_L をそれぞれ生成する第1液晶駆動電圧生成部2と、上記の負の高電圧 V_2 を生成する第2液晶駆動電圧生成部3とを、少なくとも備えている。

【0017】安定化電源1は、図1に示すように、スイッチ素子としてのNMOSトランジスタ Q_2 、リアクトル L_1 、ダイオード D_1 、コンデンサ C_1 などからなる昇圧型のチョップ式スイッチング電源などを有し、トランジスタ Q_2 の通電時間をPWM（パルス幅変調）制御により変化させ、所望の出力電圧 V_1 を得ようになっている。

【0018】さらに詳述すると、この安定化電源1は、図1に示すように、直流電源（図示せず）の直流電圧 V_{IN} がPMOSトランジスタ Q_1 を介して誤差増幅器14の一方の入力端子に供給されるようになっている。MOSトランジスタ Q_1 の出力電圧は、抵抗 R_1 、電子ボリューム13、抵抗 R_2 により分圧されている。電子ボリューム13は、図示しない液晶表示器のコントラストを調整するために、安定化電源1の出力する出力電圧を調整するものである。オペアンプ12は、その一方の入力端子に基準電圧が入力され、その他方の入力端子には電子ボリューム13から帰還された電圧が入力され、かつその出力信号がPMOSトランジスタ Q_1 のゲートに供給されるようになっている。

【0019】誤差増幅器14の他方の入力端子には、正の高電圧 V_1 を抵抗 R_3 と抵抗 R_4 とで分圧した電圧が入力されるようになっている。誤差増幅器14の出力信号は、PWM制御回路15に入力されるようになっている。PWM制御回路15は、パルスを出力するとともに、その出力されるパルスの幅が誤差増幅器14の出力に応じて変化するようになっている。PWM制御回路15の出力は、ドライバ16で増幅されてNMOSトランジスタ Q_2 のゲートに供給され、NMOSトランジスタ Q_2 のオンオフ制御を行うようになっている。

【0020】NMOSトランジスタ Q_2 のドレインには、リアクトル L_1 を介して直流電圧 V_{IN} が供給され、そのソースはグランドに接続されている。NMOSトランジスタ Q_2 のドレインは、ダイオード D_1 を介して出力端子24に接続されている。出力端子24とグランドとの間にはコンデンサ C_1 が接続されている。

【0021】次に、第1液晶駆動電圧生成部2は、図1に示すように、安定化電源1の出力電圧 V_1 を抵抗 R_1

4

1～ R_{14} で分割し、この分割電圧を出力端子25～27から取り出すようになっている。すなわち、出力端子26には基準電圧とする正の中間電圧 V_M を生成し、出力端子26と出力端子24との間の出力端子25にはその中間電圧 V_M を基準とする正の低電圧 V_H を生成し、出力端子26と負の電源電圧端子（図示せず）との間の出力端子27には中間電圧 V_M を基準とする負の低電圧 V_L を生成する。これらの各電圧の関係を図示すると、図2のようになる。

10 【0022】さらに詳述すると、この第1液晶駆動電圧生成部2は、図1に示すように、出力端子25とグランドとの間に、抵抗 R_{11} ～ R_{14} が直列に接続されている。そして、抵抗 R_{11} と抵抗 R_{12} の共通接続部がボルテージフォロワ21を介して出力端子25に接続され、抵抗 R_{12} と抵抗 R_{13} の共通接続部がボルテージフォロワ22を介して出力端子26に接続され、抵抗 R_{13} と抵抗 R_{14} の共通接続部がボルテージフォロワ23を介して出力端子27に接続されている。

20 【0023】次に、第2液晶駆動電圧生成部3は、図1に示すように、極性反転昇圧型のチョップ式スイッチング電源からなり、パワー・トランジスタ Q_3 の通電時間をPWM制御により変化させ、所望の負の出力電圧 V_2 を得ようになっている。さらに詳述すると、この第2液晶駆動電圧生成部3は、上記の中間電圧 V_M を基準に図2に示すように負の高電圧 V_2 を生成するとともに、安定化電源 V_1 の出力電圧 V_1 が変動した場合に、負の高電圧 V_2 がその変動に追従して制御できるように、自己の出力電圧 V_2 の一部を抵抗 R_{21} 、 R_{22} により帰還させ、この帰還電圧 V_f と中間電圧 V_M を基準に設定される比較電圧 V_{REF} とを誤差増幅器31で比較するようになっている。

30 【0024】すなわち、誤差増幅器31の一方の入力端子は、抵抗 R_{13} あるいは抵抗 R_{14} の中間タップと接続され、中間電圧 V_M を基準とした基準電圧 V_{REF} が入力され、その他方の入力端子は出力端子26、28の間に直列接続される抵抗 R_{21} と抵抗 R_{22} の共通接続部に接続され、上記の帰還電圧 V_f が入力されるようになっている。抵抗 R_{21} と抵抗 R_{22} とは、上記のように出力端子26、28の間に直列接続される場合の他に、抵抗 R_{12} と抵抗 R_{13} の共通接続部と接続される別のボルテージフォロワ（図示せず）の出力と出力端子28との間に直列接続され、負の高電圧 V_2 の一部を検出できるようになっている。

40 【0025】誤差増幅器31の出力信号は、PWM制御回路32に入力されるようになっている。PWM制御回路32は、所定のパルスを出力するとともに、その出力されるパルスの幅が誤差増幅器31の出力に応じて変化するようになっている。PWM制御回路32の出力は、ドライバ33で増幅されてPMOSトランジスタ Q_3 のゲートに供給され、PMOSトランジスタ Q_3 のオンオフ

50

(4)

5

フ制御を行うようになっている。

【0026】PMOSトランジスタQ3のソースには、直流電圧VINが供給され、そのドレインはリアクトルL2を介してグランドに接続されている。PMOSトランジスタQ3のドレインは、ダイオードD2のカソードに接続され、そのダイオードD2のアノードは出力端子28に接続されている。出力端子28とグランドの間にはコンデンサC2が接続されている。

【0027】次に、このように構成される本発明の実施形態の動作の一例について、図面を参照して説明する。

【0028】まず、安定化電源1では、オペアンプ12が、電子ボリューム13からの電圧を基準電圧と比較し、その比較結果に応じた出力信号が出力され、この出力信号がPMOSトランジスタQ1のゲートに供給される。これによりPMOSトランジスタQ1の導通抵抗が変化するので、誤差増幅器14の入力電圧が変化する。従って、液晶表示器のコントラストの変化のために電子ボリューム13の抵抗値が変化すると、これに応じて誤差増幅器14の入力電圧が変化する。

【0029】誤差増幅器14は、入力される基準電圧と、抵抗R3、R4で分圧される電圧を比較し、その比較結果に応じた出力信号をPWM制御回路15に出力する。PWM制御回路15は、自己の発生するパルスドライバ16に出力するとともに、その出力信号に応じてそのパルスのパルス幅を変化させる。ドライバ16は、そのパルスによりNMOSトランジスタQ2のオンオフ制御し、これにより昇圧動作が行われる。

【0030】すなわち、NMOSトランジスタQ2がオンされると、図示しない直流電源からリアクトルL1に電流が流れて、リアクトルL1にエネルギーが蓄積される。次に、NMOSトランジスタQ2がオフされると、リアクトルL1に蓄積されたエネルギーは、ダイオードD1を経由してコンデンサC1を充電するので、出力端子24に所望の正の出力電圧V1が得られる。

【0031】次に、第1液晶駆動電圧生成部2では、安定化電源1の出力電圧V1が抵抗R11～R14により分割され、この分割電圧が出力端子25～27から取り出される。すなわち、図2に示すように、出力端子26には基準電圧となる中間電圧VM（例えば2.5V）が生成され、出力端子26と出力端子24との間の出力端子25にはその中間電圧VMを基準とする正の低電圧VH（例えば4.5V）が生成され、出力端子26と負の電源電圧端子との間の出力端子27には、その中間電圧VMを基準とする負の低電圧VL（例えば0.5V）を生成する。

【0032】次に、第2液晶駆動電圧生成部3では、出力端子26と出力端子28との間に得られる負の高電圧V2の一部が帰還電圧Vfとして検出される。誤差増幅器31は、その検出帰還電圧Vfを上記の中間電圧VMを基準に設定される所定の比較電圧VREFと比較し、

6

その比較結果に応じた出力信号をPWM制御回路32に出力する。PWM制御回路32は、自己の発生するパルスドライバ33に出力するとともに、その出力信号に応じてそのパルスのパルス幅を変化させる。ドライバ33は、そのパルスによりPMOSトランジスタQ3のオンオフ制御され、これにより極性反転昇圧動作が行われる。

【0033】すなわち、PMOSトランジスタQ3がオンされると、図示しない直流電源からリアクトルL2に電流が流れて、リアクトルL2にエネルギーが蓄積される。次に、PMOSトランジスタQ3がオフされると、リアクトルL2、コンデンサC2、およびダイオードD2が閉回路を形成するので、リアクトルL2に蓄積されたエネルギーは、コンデンサC2を充電するので、出力端子28に所望の負の高電圧V2が得られ、この結果、図2に示すような負の高電圧V2（例えば中間電圧VMを基準として-30V）が得られる。

【0034】このような動作により、この実施形態では、正の高電圧V1と負の高電圧V2との比率の絶対値は1となり、正の低電圧VHと負の定電圧VLとの比率の絶対値は1となる。

【0035】ところで、第1液晶駆動電圧生成部2において、安定化電源1の出力電圧V1が低下すると、これに伴って中間電圧VMが低下するので、正負の低電圧VH、VLが小さくなるとともに、誤差増幅器31の基準電圧VREFが相対的に小さくなる。この結果、誤差増幅器31は、PWM制御回路32の出力パルスのパルス幅を短くするような出力信号を出力する。このため、PMOSトランジスタQ3の導通時間が短くなるので、第2液晶駆動電圧生成部3の出力電圧が小さくなって負の高電圧V2が小さくなる。

【0036】一方、安定化電源1の出力電圧V1が上昇すると、これに伴って中間電圧VMが上昇するので、正負の低電圧VH、VLが大きくなるとともに、誤差増幅器31の基準電圧VREFが相対的に大きくなる。この結果、誤差増幅器31は、PWM制御回路32の出力パルスのパルス幅を長くするような出力信号を出力する。このため、PMOSトランジスタQ3の導通時間が長くなるので、第2液晶駆動電圧生成部3の出力電圧が大きくなって負の高電圧V2が大きくなる。

【0037】以上説明したように、本発明の実施形態では、安定化電源1の出力電圧V1（正の高電圧V1）の変動により、正負の低電圧VH、VLや中間電圧VMが変動しても、これらの変動に負の高電圧V2が追従できる。このため、正の高電圧V1や正の低電圧VHの変動にかかわらず、正負の高電圧V1、V2の比率の絶対値を1にできる。この結果、液晶に直流電圧が印加されるの防止でき、液晶表示器の長寿命化が図れる。

【0038】

【発明の効果】以上説明したように、本発明では、例え

(5)

7

ばコモン電位（0 V）を基準に正の高電圧を生成し、その正の高電圧から中間電圧や正負の低電圧を生成するとともに、その中間電圧を基準に負の高電圧を生成するようにした。

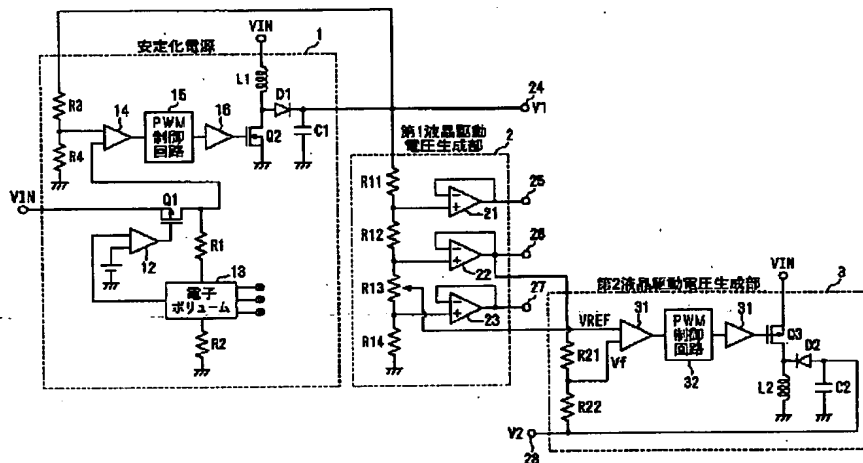
【0039】さらに具体的には、中間電圧を基準に負の高電圧を生成する一方、その生成された高電圧の一部を検出し、この検出電圧を中間電圧を基準に設定される所定の比較電圧と比較し、その比較結果に応じてその生成される負の高電圧を制御するようにした。

【0040】このため、本発明によれば、例えば正の電圧が変動した場合に負の電圧がその変動に追従することができ、その変動にかかわらず正負の電圧の比率の絶対値を1にすることができるので、液晶に直流電圧が印加されるの防止でき、液晶表示器の長寿命化が図れる。

【図面の簡単な説明】

【図1】本発明の液晶用駆動電源の実施形態の構成例を示す回路図である。

【図1】



8

【図2】その実施形態の出力電圧の関係を説明する説明図である。

【符号の説明】

- R11～R14 抵抗
- Q3 PMOSトランジスタ
- L2 リアクトル
- D2 ダイオード
- C2 コンデンサ
- R11、R12 抵抗
- 1 安定化電源
- 2 第1液晶駆動電圧生成部（第1の電圧生成手段）
- 3 第2液晶駆動電圧生成部（第2の電圧生成手段）
- 24～28 出力端子
- 31 コンパレータ
- 32 PWM制御回路
- 33 トライバ

【図2】

